



基于软件无线电架构 的宽带射频记录回放系统

1MHz~6GHz, 1GHz带宽, GPS驯服OCXO, YunSDR Y750

YunSDR Y750采用射频直接采样结构，带有四个独立的发射器和接收器通道，包含一个可编程的Xilinx RFSoC FPGA，支持YunSDR 软件无线电开发架构，具备大带宽和大规模运算处理能力，可用于无线通信原型验证、频谱监测、信号智能及宽带记录等应用程序。Y750还配备了19.2 MHz恒温晶体振荡器(OCXO)参考时钟，提高了频率精度和同步性。

一、YunSDR Y750产品性能指标

1.1 基本特点

1. 核心配置：

- (1) ZU43/47DR 射频片上系统 (RFSoC) 的一体化器件
- (2) 具有内置数字上下变频和插值抽取功能
- (3) 支持4路发送，4路接收（可选8路发送8路接收）
- (4) 支持1MHz~6GHz频点
- (5) 支持122.88/245.76/491.52/983.04MHz实时带宽（最大可支持2.5GHz带宽）

2. 主机通信接口

- (1) 双40G/100G QSFP28
 - ① 最大支持200Gbps传输速率
 - ② 支持加速卡互联
- (2) 1G/10G QSFP+
 - ① 最大支持10Gbps传输速率
 - ② 支持MAC/UDP传输
- (3) 支持10/100/1000网络，RJ45标准接口
- (4) USB3.0 host/device接口，支持外置存储或主机通信

3. 存储设备

- (1) PL DDR4 64bit双通道缓存，8GB容量
- (2) PS DDR4 64bit缓存，4GB容量
- (3) EMMC4.5 flash，8GB容量
- (4) QSPI flash，128MB容量
- (5) TF卡（可选，最大支持256GB）
- (6) M.2 NVME接口固态硬盘（可选，最大支持4TB）

4. 调试接口

- (1) USB-C单线连接
- (2) 内置JTAG仿真器
- (3) 内置UART调试

5. 级联接口

- (1) 外时钟同步
- (2) 触发同步
- (3) GPS module
- (4) OCXO高稳晶振

6. 供电

- (1) 12V 8A电源适配器
- (2) 260x215x46mm
- (3) 典型功耗，运行50%逻辑，4TX&4RX， TBD Watt

7. 开发流程

- (1) 软件开发流程
 - ① 提供C/C++接口API
 - ② 支持Windows和Linux
 - ③ 支持Matlab开发接口
- (2) FPGA硬件开发流程
 - ① 提供FPGA与ARM系统源程序
 - ② 支持ARM灵活高速DMA数据交互

1.2 实物图片



图 1 前面板



图 2 后面板



图 3 整体机箱

1.3 YunSDR Y750硬件结构

Xilinx Zynq UltraScale+ FPGA 的可编程逻辑部分的 FPGA 资源可提供高吞吐量数字信号处理 (DSP) 和 IP 核, 例如数字上/下变频 (DUC/DDC) 内核。通过YunSDR软件无线电开发架构应用程序编程接口和 FPGA 基础架构更容易实现 FPGA 加速。这有助于您快速启动和运行, 以便您可以专注于增值 IP。用于快速傅立叶变换 (FFT) 和有限脉冲响应 (FIR) 滤波器等常用功能的FPGA系统是一个很好的起点。然后, 您可以使用首选的硬件描述语言 (HDL) 将自己的 IP 块添加到模块化架构中除了系统的 FPGA 架构部分, Xilinx UltraScale+ RFSoc 还配备了四个板载应用处理单元 (APU) 和两个实时处理单元 (RPU), 适用于需要板载嵌入式操作系统进行独立操作的应用。

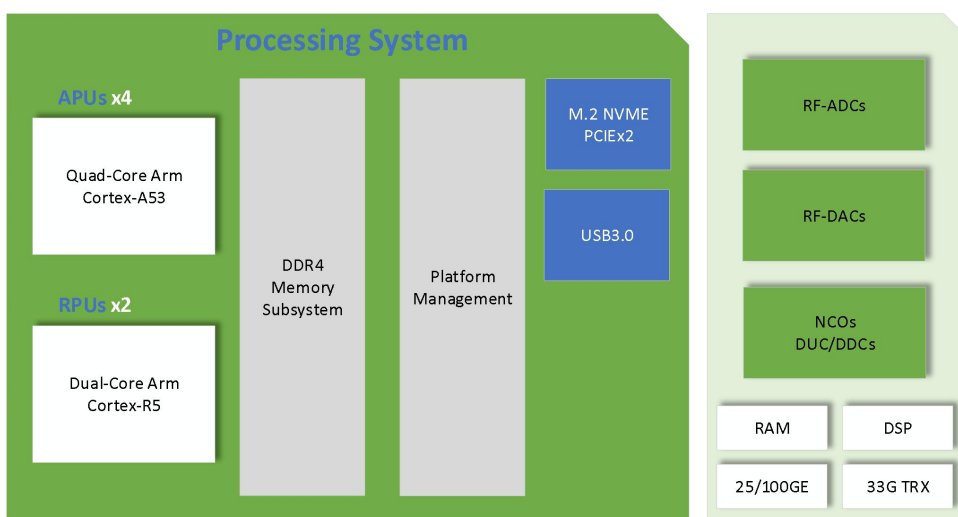


图 4 Y750硬件系统框图

Y750可以支持配套全频段PA、LNA放大器调理电路。也可以支持选配射频前端, 支持Lo变频器、双工器、PA、LNA等

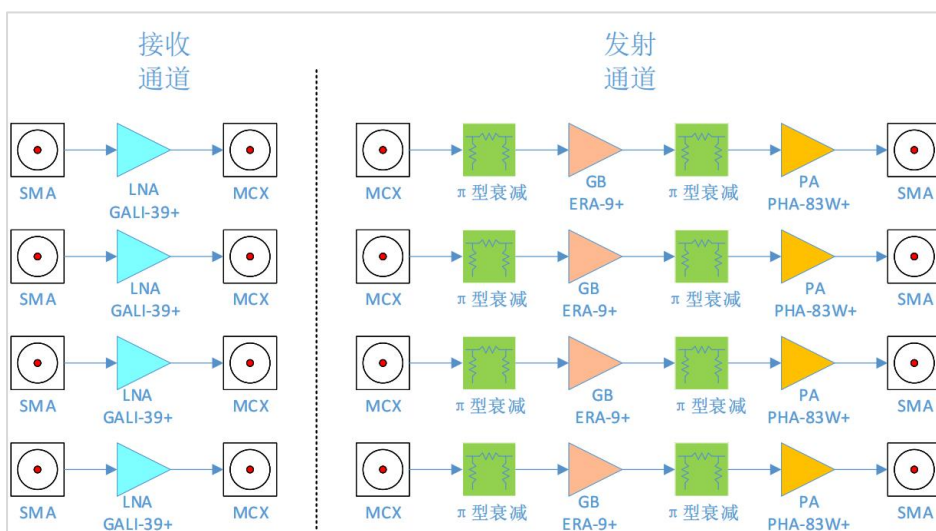


图 5 通用PA/LNA电路

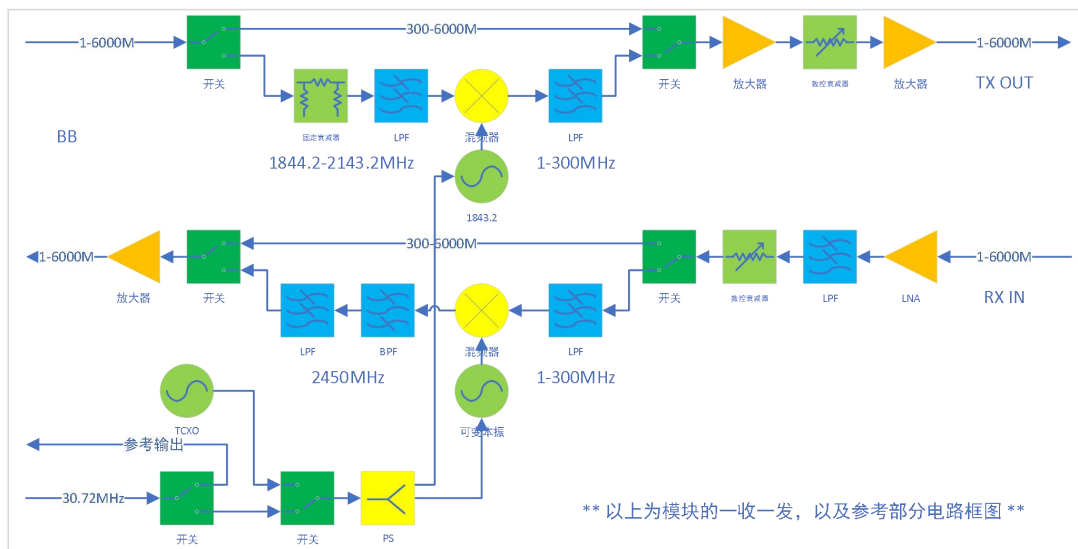


图 6 Y750射频框图

1.4 FPGA加速卡

Y750采用Xilinx RFSOC FPGA，如果处理的通道多或者大带宽数据在FPGA处理能力不足的情况下，威视锐还可以提供多种PCIE加速卡进行协处理。

加速卡接口采用40G/100G QSFP+光纤接口，与工作站之间的通信接口支持PCIe3.0x16，实际带宽5GB/s。Y750与加速卡通过40G/100G QSFP+进行高速数据交换，交换协议采用Aurora标准通信协议，同时威视锐也提供Y750与加速卡端的开发框架用户可以进行上位机软件与FPGA的二次开发。

二、基于YunSDR Y750 的射频记录回放系统

2.1 系统结构

Y750通过PCIE加速卡与PC做交互，将射频端的IQ数据与工作站进行高速传输，包括射频指令、管理指令、状态指令和IQ数据收发通道。通过SDR硬件平台的DDR4高速缓存，可以实现：

1. IQ信号源循环播放
2. IQ数据采集存储
3. 支持主流SDR开发软件数据分析

主要特点指标如下：

n 基于高速总线接口

- QSFP+ 100G Aurora协议

n 适合做软件无线电应用

- 支持matlab编程接口
- 支持GNUradio编程接口
- 支持通用C/C++ windows和linux编程接口
- 支持srsLTE/amarisoft等基于x86的LTE协议栈

n 文档支持

- YunSDR 开箱测试.pdf
- YunSDR MATLAB开发指南.pdf
- YunSDR C/C++编程接口开发指南.pdf

n 软件开发支持：

- Matlab API-单音收发, IEEE802.11a/n物理层发送接收测试
- C/C++编程接口测试程序案例
- 采集存储流盘软件

软件无线电平台提供FPGA的二次开发支持，提供相应测试固件、FPGA IP及API接口供用户调用。

除了上文以提到提供三种针对不同应用方向的二次开发方式和FPGA工程。以下整理了用户在二次开发过程中可能用到的IP功能模块。

综合以上所有的IP模块威视锐提供了SDR应用的FPGA高速通道开发框架，高速通道由发送（TX）、接收（RX）、控制（CMD）、时戳(time stamp)四部分组成，发送部分由独立的DDR3缓存，接收部分根据平台的不同使用DDR3缓存或者FIFO做缓存。控制通道与SDK软件通过寄存器表(AXI4-lite)相连，逻辑给处理器中断响应配置命令。时戳由射频随路采样时钟进行技术，每个pps秒校准一次计数值。PPS秒支持内部逻辑产生、外部输入或者内部GPS模块产生。

根据ADDA的种类不同，通过不同的转接模块，把并行IQ数据转换多通道交织数据(AD9361数据接口)、JESD204B接口(ADRV9009)。

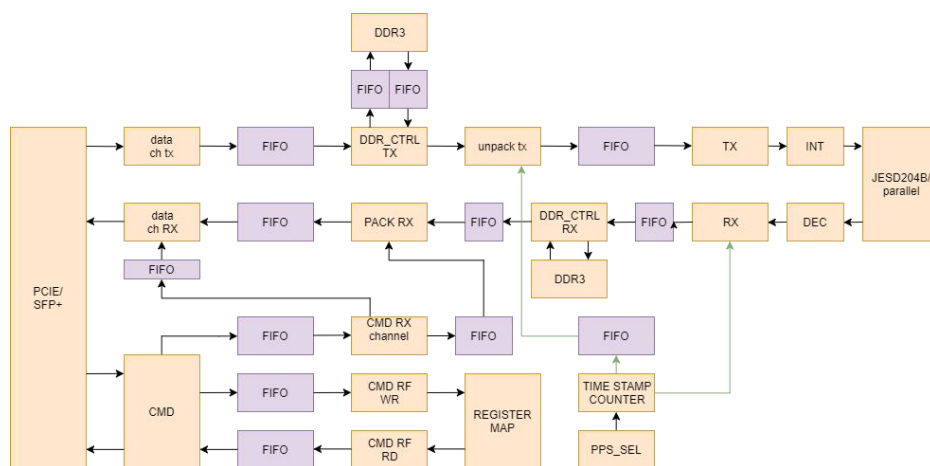


图 7 高速数据接口

用户应用此开发框架可以同时进行基于FPGA和上位机的二次开发，用户可以方便的插入自定义的数据处理模块，或者扩展通道数量。针对软件开发的用户，数据可以通过PCIe电缆或者万兆光纤接口直接与工作站进行高速数据交换。软件侧提供C和matlab程序的API接口及使用例程，并支持windows和linux操作系统版本，可方便用户进行二次开发。

同时也提供基于C#的API库，方便用户做采集存储回放等应用的二次开发。记录回放的应用功能见下文详述。

2.2 传输性能

Y750通过100G光纤接入加速卡，加速卡与主机之间的接口是PCIe3.0x16。数据通道可以支持491.52MHz采样率 4个射频通道同时收发，总传输速率8GB/s。

实际在上位机测试系统传输速度如下：

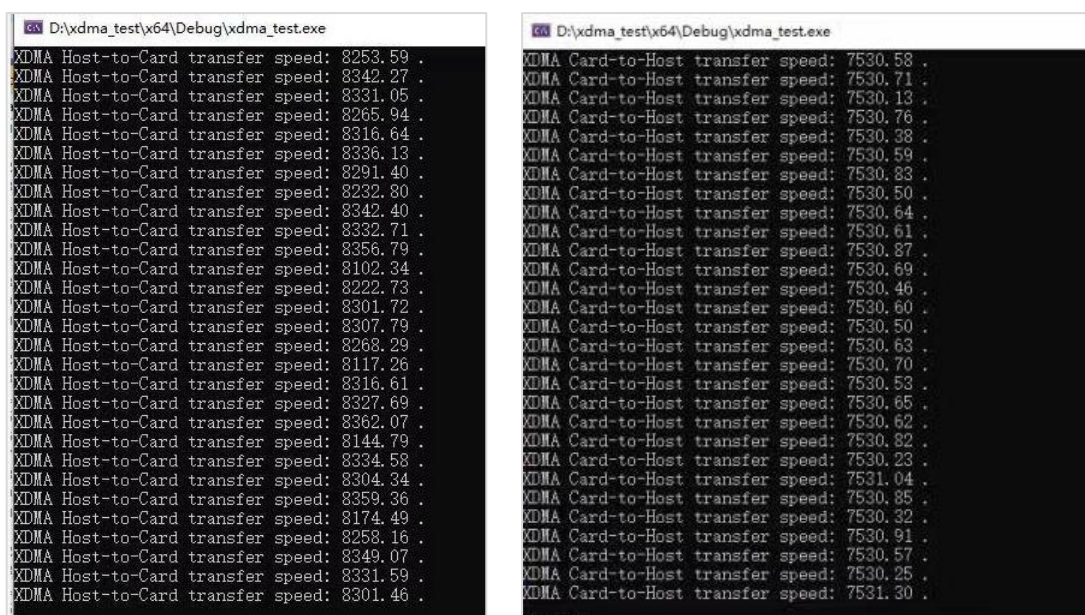


图 8 左侧发送端速度测试，右侧接收端速度测试

典型的基于Y750采集流盘系统配置如下：

射频通道	四收四发
射频带宽	单通道不小于450MHz
工作站CPU	Intel I9处理器
工作站内存	32GB
工作站硬盘	1T(OS)+8T raid
PCIe传输速度	不小于8GB/s
光纤速度	100G光纤接口
流盘速度	不小于4GB/s

表 1 系统配置

实际测试流盘极限速率与平均速率如下：

write-disk-rate: 7231.832493	write-disk-rate: 3077.043274
write-disk-rate: 6500.365646	write-disk-rate: 3118.011878
write-disk-rate: 7280.897598	write-disk-rate: 2995.923321
write-disk-rate: 7950.927867	write-disk-rate: 2982.799964
write-disk-rate: 7637.527708	write-disk-rate: 2522.386177
write-disk-rate: 6703.746766	write-disk-rate: 2699.284426
write-disk-rate: 7680.215046	write-disk-rate: 3085.162537
write-disk-rate: 7752.325319	write-disk-rate: 3014.291391
write-disk-rate: 8339.522823	write-disk-rate: 2940.340379
write-disk-rate: 6412.930070	write-disk-rate: 2888.161584
write-disk-rate: 7611.719074	write-disk-rate: 2809.562169
write-disk-rate: 7747.656410	
write-disk-rate: 7736.546418	

图 9 左侧极限速率 右侧平均速率

2.3 采集流盘软件

类别	描述
操作系统	Windows 7 64位操作系统
	Windows10 64位操作性格
	Windows server 64位操作系统
运行环境	Visual Studio 2019 集成开发环境
	C# / .Net Frameworks 4.0

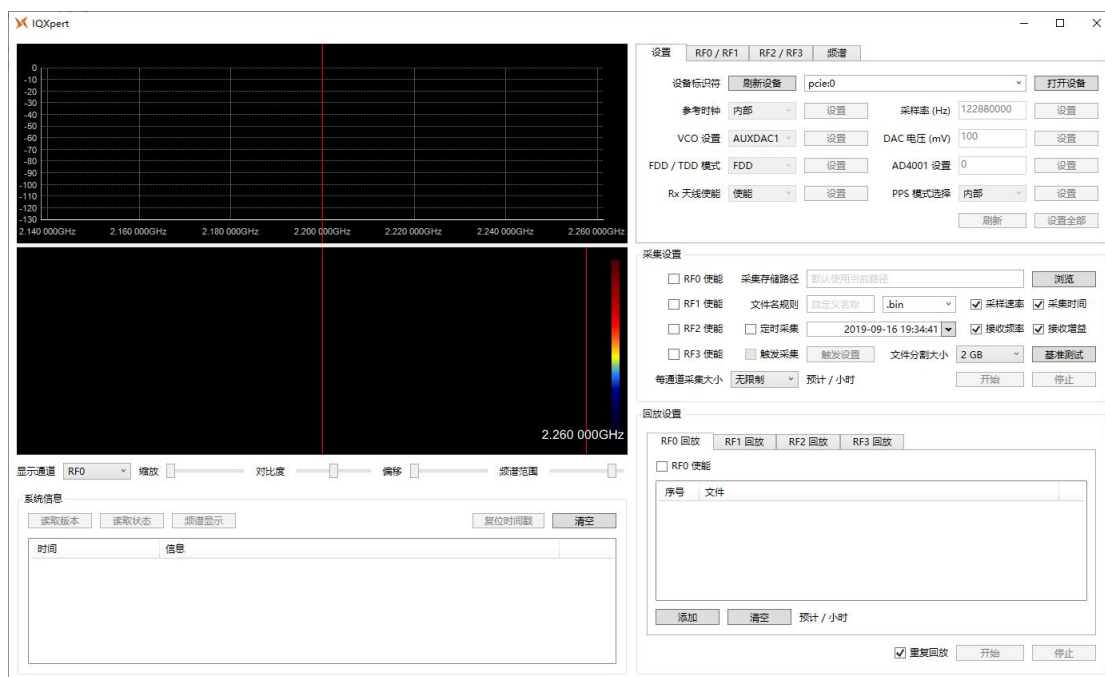


图 10 采集存储回放上位机参考设计

软件载入后进入主程序界面。高速采集存储回放软件界面如上图所示。软件界面可分为3个主要部分：频谱显示区域；程序设置功能区；及软件控制及日志显示区域。

程序功能设置区最大支持0/1 2/3 4/5 6/7 8个射频通道，接入射频前端后会自动识别通道数量。