

YunSDR Y590s

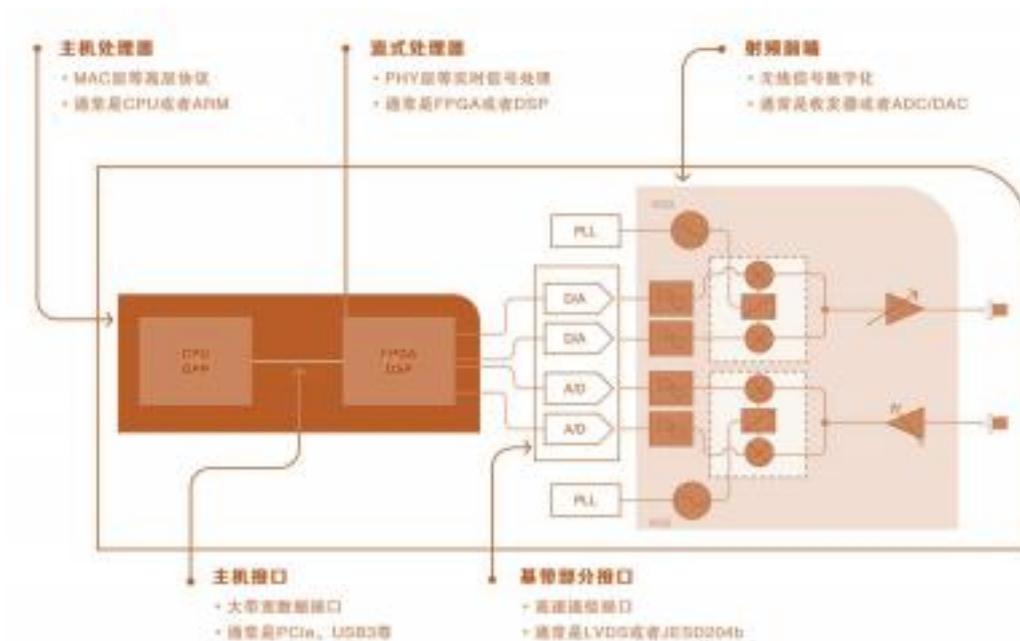
面向多通道大宽带应用





背景

软件定义无线电（SDR）是一种可编程的无线设备，通常用于无线研究的原型验证和部署应用。SDR通常用于通信、新一代雷达、电子战(EW)、空口(OTA)测试测量和5G/6G研究等领域。大部分SDR具有通用的硬件架构，其中包括不同性能的通用处理器(GPP)、FPGA以及RF前端。



软件无线电设备支持用户在主机上进行应用程序开发，工程师使用以下常见工具：

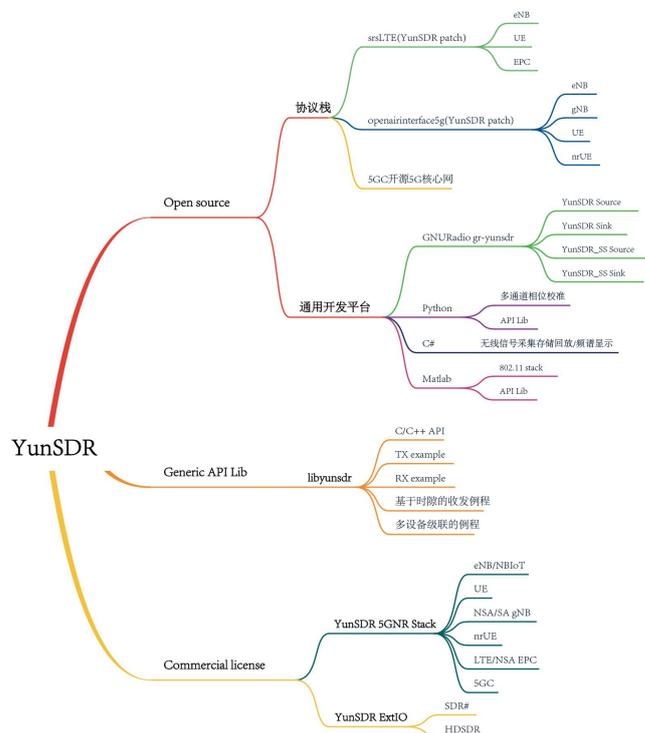
- MathWorks MATLAB®软件
- 直接使用C/C++、Python或者C#开发应用程序
- 利用GNU Radio等开源SDR框架
- 利用srsLTE、Open Air Interface 5G等开源的移动通信协议栈

如果主机的处理能力不够或者时延太大，也可以在软件无线电设备本身的FPGA芯片上进行信号处理硬件加速。

YunSDR是一系列软件无线电产品的组合，旨在满足广泛的无线原型验证和部署需求。无论是无线电领域的初学者还是资深的技术专家，都可以找到适合的一款YunSDR开发平台来实现自己的想法。



YunSDR不仅是一款硬件，更是一个开发工具。通过丰富的参考设计和行业应用案例，来帮助客户快速实现原型系统验证，加快创新步伐！

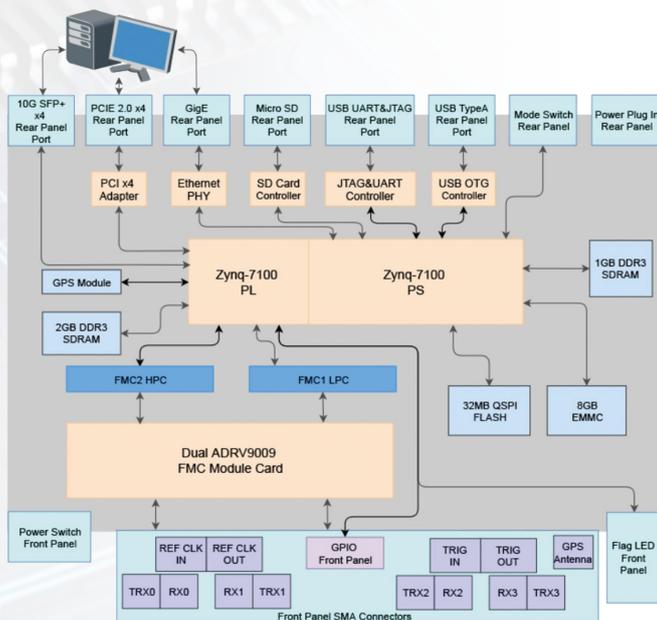


产品描述

Y590s 集成了最大容量的高性能 Zynq SoC FPGA，可满足高性能 MIMO 通信系统苛刻的计算需求，提供了部署大规模的可靠的分布式无线系统的可能。Y590s 是目前 SDR 市场上通道数量最为密集的产品之一，提供 4 发 4 收的通道在一个 1/2 宽 19 英寸机箱内。射频前端采用两个 ADRV9009 收发器，每个通道提供高达 200 MHz 的瞬时带宽，通过扩展选件，覆盖了从直流 DC 到 6 GHz 的全频率范围，满足 sub6G 的 5G 频段需求。开源的 GNU Radio 硬件驱动 API 和 Xilinx FPGA HLS 的开发框架，减少了软件开发的工作量和各种工业标准的工具的使用。用户可以快速的进行原型机验证和可靠地部署各种 SDR 应用，如 5G 原型、相控阵雷达、频谱监测等。Y590s 基带处理器采用 Xilinx 公司的 ZYNQ 7100 SOC，他提供了丰富的可编程的 FPGA 用于实时性要求高的和低延迟处理以及双核心的 ARM CPU 单机操作。用户可以部署应用程序在预装的 Linux 嵌入式操作系统上，或者采用高速接口如千兆以太网主机，10 千兆以太网。Y590s 拥有灵活的参考时钟设计架构，支持外接 PPS，Clock Reference 的时间参考，外部 GPS 同步接口，有助于高通道数的 MIMO 系统的实现。

- 覆盖 75MHz~6GHz
- 带宽 200MHz@4T4R 或 400MHz@ 2T2R(Y780s)
- 可编程基带 ZYNQ SoC 7100 FPGA
- PCIe 2.0 x4
- 40G SFP+
- 全面支持 5G/6G 系统验证

系统框图



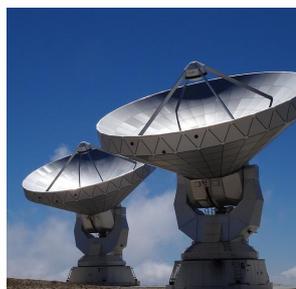
指标特性

射频通道: 4TX,4RX,Half or Full Duplex, support TDD	发射功率: 0dbm
支持频道: 75MHz~6GHz	信号带宽: 发送端实时带宽450 MHz / 接收端实时带宽200 MHz
发射频率误差: ± 1 ppm	发射 EVM: -38dB LTE20 MHz
高速 ADC: 16bit, 可配置采样率	高速 DAC: 16bit, 可配置采样率
零中频模式: 4 路	40G QSFP+端口, 支持40Gbps的吞吐量
数据处理单元: XILINX ZYNQ-7100, 内置双核ARMCortex-A9 CPU, 主频800 MHz, 可以设置到最高 1GHz	PL DDR3 SDRAM: 1GB, PS DDR3 SDRAM: 1GB
数据接口: 千兆以太网 / PCIE 2.0 / 4路 10G SFP+ / USB 2.0 OTG / TF 卡	同步接口: 支持外部本振输入, 支持外部参考时钟输入 / 输出, 选配 GPS
调试接口: USB JTAG	供电: 12V直流供电, 功率低于45W
尺寸: 21.5cm \times 36.5cm \times 4.4cm	重量: 小于 5Kg

产品描述



频谱监视



相控阵雷达



信道仿真



5G MIMO

最多的射频通道数

每台设备可以提供 4 个发射通道和 4 个接收通道, 是目前市场上商用的 SDR 产品中通道密度最大的设备。

精确的相位同步

校准后各通道的相位误差在 0.05 弧度 (3度) 以内, 同时满足通信和雷达的应用需求。

符合 5G 标准的收发器

基于 ADI 最新的宽带射频收发器 ADRV9009, 可以实现 MIMO2x2 的最高 200MHz 实时带宽, 是目前带宽最宽的捷变型收发器。



可选配FX系列加速卡

FX系列基带算法加速卡主要功能是进行实时信号处理，通过高速光纤接口（10 / 40 / 100G）与射频前端或者无线电平台通信，同时通过PCIe高速接口与CPU进行数据交互。



	FX100	FX150	FX200
应用场景	系统标配	通用算法加速（选配1）	5G物理层加速（选配2）
时钟同步	无	高精度时钟同步	高精度时钟同步
FPGA	Xilinx 7K325T	Xilinx KU040	Xilinx KU11P
PCIe	PCIe2.0x8	PCIe3.0x8	PCIe3.0x16
内存	2x DDR3 2GB 1600MHz 64-bit SDRAM	2x DDR4 4GB 2400MHz 64-bit SDRAM	2x DDR4 4GB 2600MHz 64-bit SDRAM
光口	1x QSFP+ 40G 4 x SFP+ 10G	2x QSFP+ 40G	2x QSFP+ 100G兼容40G

上架式可拼接结构

每两台设备可以拼接成一个标准 1U 的 19 英寸机箱，更多的机箱可以组合更多的天线数量。

定制机架
结构

内部时钟
同步

专用校准
套件



高性能嵌入式基带

搭载Xilinx ZYNQ 7000 SoC 系列最大规模芯片，同时具备高性能FPGA和ARM处理器，兼顾了大数据带宽和灵活用户接口。

1GB+1GB 64位
PL+PS DDR3

444K LCs
FPGA逻辑资源

2020 DSPs
信号处理单元

双核 1GHz
Cortex-A9 ARM

高速的数据交互接口

提供4个10G SFP+光口或1个40G的光口，可支持4路200MHz带宽原始数据同时收发。另外，也可以选择千兆以太网口和PCIe2.0接口与主机实现直连。



开箱即用的软件包

提供四通道射频记录和回放软件包，开箱即用。面向多通道同步应用，配套相位校准工具软件。面向4G/5G相关应用，提供选配的协议栈软件。



开发流程支持

支持各种主流的开发工具，可根据客户需求定制FPGA底层逻辑，大大加快开发进度，让客户可以专心实现差异化的算法和系统。

算法工程师	MATLAB SIMULINK	GNU Radio	LabVIEW
软件工程师	C/C++	C#	python
硬件工程师	VIVADO	XILINX VITIS	

部分实际应用案例

作为通用多通道同步射频系统，YunSDR 5系列可应用于很多场景，如5G/6G MIMO通信、无线电相位测量、天线指标测试、导航和定位以及测试测量等领域。

5G基站和终端原型验证系统



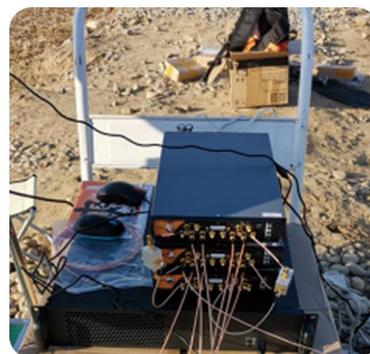
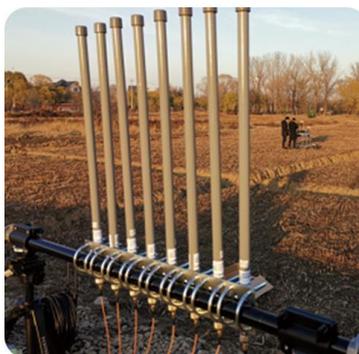
工业5G互联网环境部署



天线测试系统



无线电测向平台



YunSDR 5系列型号对比

订货型号	Y520s	Y550s	Y580s	Y590s	Y595s
射频芯片	AD9371 x1	AD9371 x2	ADRV9009 x2	ADRV9009 x2	ADRV9009 x2
射频通道	2Tx & 2Rx	4Tx & 4Rx	2Tx & 2Rx	4Tx & 4Rx	4Tx & 4Rx
频段带宽	300MHz~6G Hz, 最大100MHz带宽	300MHz~6G Hz, 最大100MHz带宽	75MHz~6GHz, 固定400MHz带宽	75MHz~6GHz, 最大200MHz带宽	75MHz~6GHz, 最大200MHz带宽
硬件参数	Xilinx ZYNQ系列 7Z100				Xilinx ZYNQ UltraSCALE+系列 ZU15EG
	444K逻辑单元, 2020个DSP单元				747K逻辑单元, 3528个DSP单元
	双核ARM Cortex-A9处理器, 主频800MHz				四核ARM Cortex-A53处理器, 主频1.5GHz
	处理器端1GB DDR3 SDRAM				处理器端 4GB DDR3 SDRAM
	逻辑端 2GB DDR3 SDRAM				逻辑端 2GB DDR3 SDRAM
	PCI Express2.0 x4电缆接口 4 x SFP+ 10G光纤接口或QSFP+ 40G光纤接口				1x USB3.0 OTG, 2x QSFP+ 40G光纤接口, 1x M.2 SSD接口
	千兆以太网, USB UART+JTAG, TF卡接口				
	MassiveMIMIO 同步时钟接口, GPSDO				
独立供电接口 (12V DC) / 可选1U上架式机箱, 220V AC供电					